

BEST AVAILABLE COPY

PAT-NO: JP409260105A
DOCUMENT-IDENTIFIER: JP 09260105 A
TITLE: CHIP TYPE THERMISTOR AND
MANUFACTURING METHOD THEREOF
PUBN-DATE: October 3, 1997

INVENTOR-INFORMATION:
NAME
YOTSUMOTO, KOJI
KOSHIMURA, MASAMI
HIGUCHI, YOSHIHIRO
MORI, OSAMU

ASSIGNEE-INFORMATION:
NAME COUNTRY
MITSUBISHI MATERIALS CORP N/A

APPL-NO: JP08072314
APPL-DATE: March 27, 1996

INT-CL (IPC): H01C007/02, H01C001/14 , H01C007/04

ABSTRACT:

PROBLEM TO BE SOLVED: To expand the range of the thermistor characteristics by bonding insulative ceramic pieces to the surface of a thermistor element, except its end faces.

SOLUTION: Surface electrodes 2 and 3 are formed in specified patterns on both sides of a wafer 1 composed of a sintered thermistor compsn., the wafer is cut along lines C1 and C2 crosswise to obtain thermistor elements 4 and an adhesive agent 8 is coated on the surface of an alumina

board 5 having
grid-like scribed lines 6 and 7 on one side to adhere the
elements 4 fitted in
the grid-like scribed lines, thus obtaining a board having
many thermistor
elements 4 adhered thereto. After printing a resin on this
board according to
specified patterns, it is heated to harden. The board is
cut along the scribed
lines 7 to obtain rectangular plates, a conductive paste
e.g. Ag paste with a
resin frit is coated on both ends of each rectangular
plate, dried and hardened
to form a terminal electrode, and the plate having this
electrode is cut along
the scribed lines 6.

COPYRIGHT: (C)1997,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-260105

(43) 公開日 平成9年(1997)10月3日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 C	7/02		H 0 1 C	7/02
	1/14			1/14
	7/04			7/04
				Z

審査請求 未請求 請求項の数 7 O L (全 6 頁)

(21) 出願番号	特願平8-72314	(71) 出願人	000006264 三菱マテリアル株式会社 東京都千代田区大手町1丁目5番1号
(22) 出願日	平成8年(1996)3月27日	(72) 発明者	四元 孝二 埼玉県秩父郡横瀬町大字横瀬2270番地 三 菱マテリアル株式会社電子技術研究所内
		(72) 発明者	越村 正己 埼玉県秩父郡横瀬町大字横瀬2270番地 三 菱マテリアル株式会社電子技術研究所内
		(72) 発明者	樋口 由浩 埼玉県秩父郡横瀬町大字横瀬2270番地 三 菱マテリアル株式会社電子技術研究所内
		(74) 代理人	弁理士 重野 剛

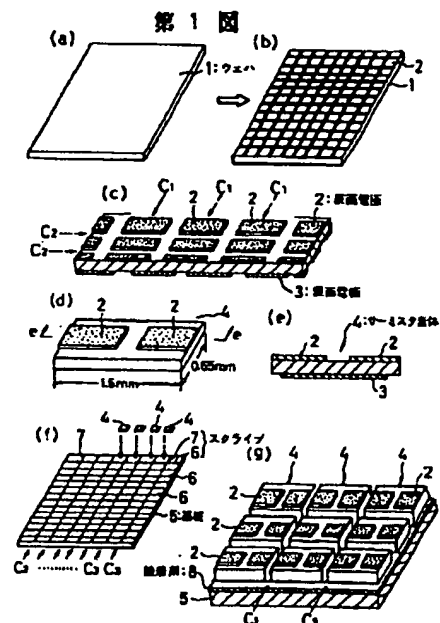
最終頁に続く

(54) 【発明の名称】 チップ型サーミスタ及びその製造方法

(57) 【要約】

【課題】 サーミスタ特性の範囲を広げることができるようにする。

【解決手段】 ウェハ1の両面に所定パターンにて表面電極2、3を形成する。ウェハ1を柵目状に切断し、サーミスタ素体4を得る。基板5の板面に接着剤8を塗付し、サーミスタ素体4を各柵目に入れるように接着する。板体を切断し、短冊状板体10を得る。樹脂9を印刷、乾燥、加熱硬化させた後、端子電極14を形成し、切断してチップ型サーミスタ15を得る。



【特許請求の範囲】

【請求項1】 略直方体形の小板状のチップ状サーミスタ素体と、該サーミスタ素体の両端面に設けられた端子電極とを有するチップ型サーミスタにおいて、該サーミスタ素体の該端面以外の板面に絶縁性セラミックス片が接合されていることを特徴とするチップ型サーミスタ。

【請求項2】 請求項1において、前記絶縁性セラミックス片とサーミスタ素体とは接着により一体となっていることを特徴とするチップ型サーミスタ。

【請求項3】 請求項1又は2において、セラミックス片と反対側の板面に表面電極が設けられており、該表面電極が樹脂で被覆されていることを特徴とするチップ型サーミスタ。

【請求項4】 請求項3において、前記表面電極がガラス層で被覆され、このガラス層が前記樹脂で被覆されていることを特徴とするチップ型サーミスタ。

【請求項5】 請求項1ないし4のいずれか1項において、前記絶縁性セラミックスがアルミナであることを特徴とするチップ型サーミスタ。

【請求項6】 サーミスタ組成の焼結体よりなるウェハを用いて請求項3に記載のチップ型サーミスタを製造する方法であって、

ウェハ上に表面電極を形成する工程と、表面電極を形成したウェハをチップ状に切断してチップ状サーミスタにする工程と、該チップ状サーミスタを絶縁性セラミックス基板に接着する工程と、チップ状サーミスタ及び絶縁性セラミックス基板を樹脂で被覆する工程と、樹脂で被覆された絶縁性セラミックスを短冊状に切断する工程と、この短冊状素体の両端に電極及びめっきを形成する工程と、短冊状素体をチップ状に切断する工程とを含むことを特徴とするチップ型サーミスタの製造方法。

【請求項7】 サーミスタ組成の焼結体よりなるウェハを用いて請求項3に記載のチップ型サーミスタを製造する方法であって、

ウェハ上に表面電極を形成する工程と、ウェハ状サーミスタを絶縁性セラミックス基板に接着する工程と、セラミックス基板上に接着したサーミスタウェハをサーミスタ部のみチップ状に切断する工程と、チップ状サーミスタ及び絶縁性セラミックス基板を樹脂で被覆する工程と、樹脂で被覆された絶縁性セラミックスを短冊状に切断する工程と、この短冊状素体の両端に電極及びめっきを形成する工程と、短冊状素体をチップ状に切断する工程とを含むことを特徴とするチップ型サーミスタの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はプリント回路基板等に表面実装されるチップ型サーミスタ及びその製造方法に係り、特にアルミナ等の絶縁性セラミックス片が一体化されたチップ型サーミスタ及びその製造方法に関する

る。

【0002】

【従来の技術】 従来、チップ型サーミスタは次の(1)又は(2)の方法により製造されている。

【0003】 (1) 基本的な素体製造法として、サーミスタ・ブロックを成形、焼成した後、チップ形状に加工する。このチップ形サーミスタ素体の2面を絶縁性のガラス層で被覆し、その両端部に端子電極として焼き付け電極層およびめっき層を形成する。

【0004】 得られる電気特性の範囲、具体的には抵抗値とB定数の組み合わせを拡大するために、抵抗値調整用としてチップ形状素体の側面2面に表面電極を形成することもある。

【0005】 (2) サーミスタ・グリーン・シートを成形、積層し、次いでチップ形状とする。このチップ形のグリーン体を焼成してチップ形サーミスタ素体を製造する。このサーミスタ素体の両端部に端子電極を形成する。サーミスタ素体の内部に電極を形成した構造のものや、サーミスタ素体の2面を絶縁性のガラス層で被覆し、その両端部に端子電極として焼き付け電極層およびめっき層を形成したものもある。

【0006】

【発明が解決しようとする課題】 サーミスタチップには寸法に規格がある。例えば、2125タイプと呼ばれるサーミスタチップ型では、 $2.0(L) \times 1.25(W) \times 0.8 \sim 0.9(T)$ mmの寸法とする必要があり、1608タイプでは $1.6(L) \times 0.8(W) \times 約0.8(T)$ mmの寸法とする必要がある。なお、Lは縦方向長さ、Wは幅、Tは厚さを示す。

【0007】 従来のサーミスタチップ型は、この厚みとなるようにサーミスタ素体の厚みを決めており、サーミスタチップ型のタイプによってサーミスタ素体の厚みも所定厚みに定まったものとなっていた。このように寸法(特に厚み)が定まっていると、サーミスタ特性(抵抗値とB定数の組み合わせ)の範囲が狭いものとなる。

【0008】 本発明は、上記従来の問題点を解決し、サーミスタ特性の範囲を広げることができるようにすることを目的とする。

【0009】

【課題を解決するための手段】 本発明のチップ型サーミスタは、略直方体形の小板状のチップ状サーミスタ素体と、該サーミスタ素体の両端面に設けられた端子電極とを有するチップ型サーミスタにおいて、該サーミスタ素体の該端面以外の板面に絶縁性セラミックス片が接合されていることを特徴とするものである。この絶縁性セラミックスとサーミスタ素体とは、接着により一体化されることが好ましい。

【0010】 かかるチップ型サーミスタは、サーミスタ素体の厚みを絶縁性セラミックス片の厚み分だけ小さくすることができ、これによって従来のサーミスタ素体と

は異なったサーミスタ特性を得ることが可能となる。

【0011】また、この絶縁性セラミックスとしてアルミナ等の高強度のものを採用することにより、チップ型サーミスタの強度を高めることもできる。

【0012】このサーミスタ素体の表面に、従来と同様に、抵抗値調整用の表面電極を設けても良い。

【0013】なお、チップ型サーミスタの外面は従来ガラスで被覆されることが多いが、ガラス被覆を行う際にサーミスタチップに形成された表面電極を加熱環境下に置くことになり、表面電極を劣化させ、また、サーミスタ素体に影響を及ぼし、その特性を変化させるおそれがある。そこで、本発明では、ガラス被覆の代わりに樹脂被覆のみとすることが好ましい。ただし、ガラス被覆を採用しても良く、ガラス被覆と樹脂被覆を併用しても良い。

【0014】表面電極を有し樹脂被覆されたチップ型サーミスタは、ウェハ上に表面電極を形成する工程と、表面電極を形成したウェハをチップ状に切断してチップ状サーミスタにする工程と、該チップ状サーミスタを絶縁性セラミックス基板に接着する工程と、チップ状サーミスタ及び絶縁性セラミックス基板を樹脂で被覆する工程と、樹脂で被覆された絶縁性セラミックスを短冊状に切断する工程と、この短冊状素体の両端に電極及びめっきを形成する工程と、短冊状素体をチップ状に切断する工程とによって製造できる。

【0015】また、このチップ型サーミスタは、ウェハ上に表面電極を形成する工程と、ウェハ状サーミスタを絶縁性セラミックス基板に接着する工程と、セラミックス基板上に接着したサーミスタウェハをサーミスタ部のみチップ状に切断する工程と、チップ状サーミスタ及び絶縁性セラミックス基板を樹脂で被覆する工程と、樹脂で被覆された絶縁性セラミックスを短冊状に切断する工程と、この短冊状素体の両端に電極及びめっきを形成する工程と、短冊状素体をチップ状に切断する工程とによっても製造できる。

【0016】

【発明の実施の形態】第1～6図を参照して実施の形態について説明する。

【0017】まず、第1図(a)のようにサーミスタ組成の焼結体よりなるウェハ1を用意し、同(b)、

(c)のようにこのウェハ1の両面に所定パターンにて表面電極2, 3を形成する。この表面電極2, 3は、導電性ペーストをスクリーン印刷して焼き付けることにより形成できる。

【0018】次に、第1図(c)のC₁, C₂線に沿ってウェハ1を柵目状に切断し、第1図(d), (e)のサーミスタ素体4を得る。なお、(e)図は(d)図のe-e線に沿う断面図である。なお、このサーミスタ素体4においては、上面の表面電極2, 2はそれぞれ素体4の端縁に達しており、下面の表面電極3は端縁から離

隔している。

【0019】第1図(f)のように、一方の板面に柵目状にスクライブ(罫線)6, 7が形成された絶縁性基板(この実施の形態ではアルミナ基板)5を用意し、この基板5の板面に接着剤8((g)図)を塗付し、サーミスタ素体4を各柵目に納め入れるように接着し、第1図(g)のようにアルミナ基板5の板面上に多数のサーミスタ素体4を接着した板体を得る。

【0020】次に、第2図のように、この板体に所定パターンに従って樹脂を印刷する。この樹脂9は、サーミスタ素体4を短手方向に横断するように、且つ素体4の長手方向の両端には樹脂が付かないように印刷する。この樹脂はエポキシ系樹脂等の熱硬化性樹脂が好適であり、印刷後、加熱して硬化させる。

【0021】次に、第2図及び第1図(f), (g)の矢印C₃の方向に前記のスクライブ7に沿って板体を切断し、第3図に示す短冊状板体10を得る。次いで、第4図のように、この短冊状板体10の両端面に樹脂(エポキシ)系フリットを用いた銀ペースト等の導電性ペーストをディップ法等によって塗付し、乾燥、硬化させて端子電極を形成する。この端子電極は表面電極2に導通している。この実施の形態では、第5図の如く銀ペーストにより銀電極11が形成され、その上にNiめっき層12が形成され、さらにその上にはんだめっき層13が形成されることにより端子電極14が形成されている。

【0022】この端子電極14を形成した短冊状板体10を第4図の矢印C₄の方向に前記スクライブ6に沿って切断する。これにより、第6図に示すチップ型サーミスタ15が得られる。

【0023】このようにして得られたチップ型サーミスタ15は、サーミスタ素体4が従来品に比べ薄くなっており、従来品では達成できなかったサーミスタ特性(抵抗値とB定数)を得ることができる。

【0024】この製造法によって得られたチップ型サーミスタ15は、サーミスタ組成の焼結体の表面に表面電極2, 3を印刷により形成しているため、表面電極2, 3の寸法、配置の誤差がきわめて小さい。(グリーンな板体の表面に表面電極を印刷してから焼成した場合、焼成収縮により表面電極の寸法、配置の誤差が大きくなる。)このため、特性の揃ったチップ型サーミスタを大量生産できる。

【0025】このチップ型サーミスタ15は、サーミスタ素体4をアルミナ片16によって裏打ち補強した構造となっており、曲げ強度が高く、温度サイクル特性にも優れる。

【0026】このチップ型サーミスタ15は、ガラス被覆されておらず、ガラス被覆処理に伴う加熱を受けていない。従って、サーミスタ素体4のこの加熱による特性変動がなく、これによっても得られるチップ型サーミスタの特性が揃ったものとなる。

【0027】ただし、本発明では、第7図のチップ型サーミスタ15'のようにサーミスタ素体4にガラス被覆17を施しても良い。

【0028】上記実施の形態ではチップ状のサーミスタ素体4をアルミナ基板5に接着してチップ付き板体(第1図(g))を製造しているが、第8図のように表面電極2, 3を形成したウェハ1をアルミナ基板5に接着し、このウェハ1のみを切断するようにウェハ・基板複合板に矢印D₁、D₂方向に柵目状に溝を入れ、これによって第1図(g)と同じ構成のチップ付き板体として

【0029】

【実施例】

実施例1

① 市販の炭酸マンガンを、炭酸コバルト、酸化銅を出発原料とし、これらを金属原子比が36:1:62.8:1.1の割合になるようにそれぞれ秤量し、ボールミルで16時間均一に混合した後脱水乾燥した。次にこの混合物を大気圧下で900℃で2時間仮焼し、この仮焼物を再びボールミルで粉砕して脱水乾燥した。粉砕物に有機系結合剤等を加え、スプレッドライヤーにより造粒粉末が60ミクロン程度になるように造粒し、油圧プレスにより直方体に圧縮成形した。この成形物を大気圧下1100℃で4時間焼成し、縦35mm、横50mm、厚さ10mmのサーミスタ焼結ブロックを作製した。次に、このブロックをバンドソーでウェハ状に切断し、縦35mm、横50mm、厚さ0.20mmのウェハ1を得た。

【0030】② このサーミスタウェハの両面に市販の導電性ペースト(Ag、ガラスフィラー)を第1図(b)、(c)に示すような電極のパターンとなるようにスクリーン印刷法により印刷し、乾燥後、820℃で焼き付けた。このようにして表面電極を形成したウェハ1をチップ状(1.5mm×0.65mm)に切断してサーミスタ素体4を製造した。

【0031】③ スクライブ入りのアルミナ基板5の上にエポキシ系接着剤をスクリーン印刷法で印刷し、次いでこのサーミスタ素体4を第1図(f)の如く各スクライプ6, 7の柵目内に接着した。次いで、乾燥後、250℃で20分加熱し硬化させた。

【0032】④ 次に、該アルミナ基板5上に接着したチップ状サーミスタ素体4の上面に絶縁性のエポキシ系高分子材料ペーストを第2図のように素体4をオーバーコートするようにスクリーン印刷法によりパターン印刷し、乾燥後、250℃で20分加熱し、硬化させた。

【0033】⑤ 前記アルミナ基板をスクライプ7に従って切断し、短冊状板体10を得た。

【0034】⑥ 短冊状板体の両側面に樹脂系フィラー入りのAg電極ペーストをディップ法により塗布し、乾燥、加熱硬化(230℃)し、第4図の如くAg電極1

1を形成した。

【0035】⑦ 電解バレル法によりAg電極面に厚さ2〜5ミクロンのNiめっき層12を形成し、その上に厚さ3〜7ミクロンのはんだめっき層13を形成した。

【0036】⑧ 短冊状板体をスクライプ6に従って切断し、チップ型サーミスタ15(1.6mm×0.8mm)を得た。

【0037】

【発明の効果】以上の説明の通り、本発明では、表面電極を形成したチップ状のサーミスタ素体を強度に優れた絶縁性セラミックス上に接着するため、チップ状サーミスタ素体の形状(特に厚み)を任意に調整でき、抵抗値を調整する、すなわち減少させる効果に優れ、得られるサーミスタ特性(抵抗値とB定数)の範囲が拡大し、従来一般に得ることが困難であった低抵抗、高B定数を持つチップ型サーミスタを容易に得ることが可能となる。

【0038】また、チップ状サーミスタ素体を強度に優れた絶縁性のセラミックス上に接着する構造を用いることにより、製品として耐基板曲げ性や温度サイクル等製品強度に関する性能の向上が図れる。

【0039】さらに、被覆層として樹脂のみを使用することにより、サーミスタ素体を高温にさらすことなく被覆層を形成することができるため、素体への熱負荷が小さく、サーミスタ特性(抵抗値及びB定数)への影響(特性変動)を小さくすることができる。

【図面の簡単な説明】

【図1】実施の形態に係るチップ型サーミスタの製造法を示す説明図である。

【図2】実施の形態に係るチップ型サーミスタの製造法を示す説明図である。

【図3】短冊状板体の斜視図である。

【図4】短冊状板体の平面図である。

【図5】図4のV-V線に沿う断面図である。

【図6】実施の形態に係るチップ型サーミスタの斜視図である。

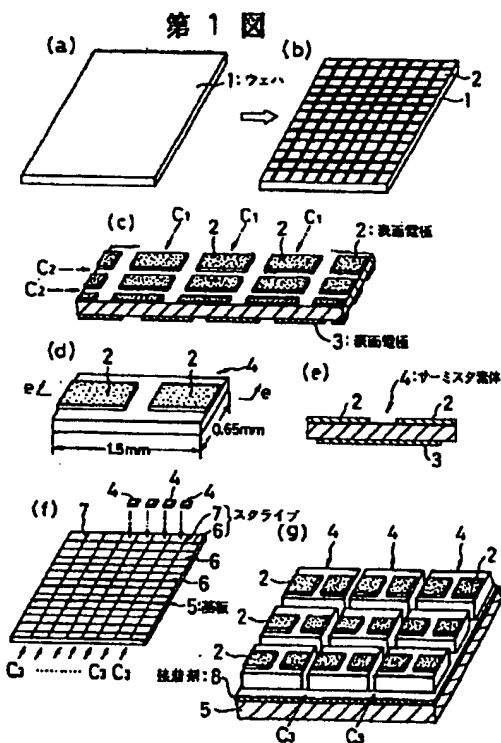
【図7】別の実施の形態に係るチップ型サーミスタの断面図である。

【図8】さらに別の実施の形態を示す説明図である。

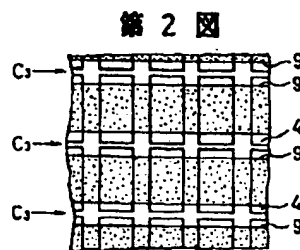
【符号の説明】

- 1 ウェハ
- 2, 3 表面電極
- 4 サーミスタ素体
- 5 アルミナ基板
- 6, 7 スクライプ
- 8 接着剤
- 9 樹脂
- 10 短冊状板体
- 14 端子電極
- 15, 15' チップ型サーミスタ

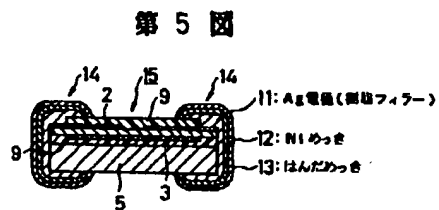
【圖1】



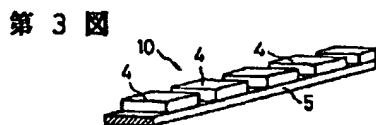
【図2】



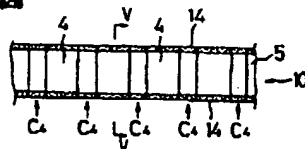
【圖5】



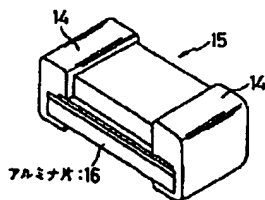
【図3】



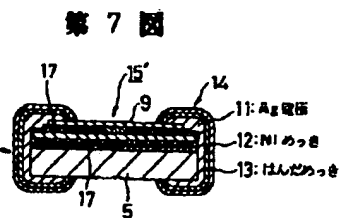
【図4】



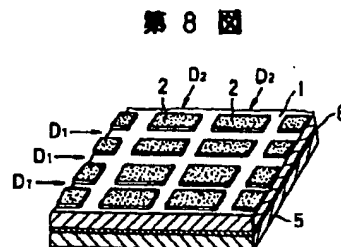
【图6】



【图7】



【圖8】



フロントページの続き

(72)発明者 森 修

埼玉県秩父郡横瀬町大字横瀬2270番地 三
菱マテリアル株式会社電子技術研究所内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.